

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-297237

(43)Date of publication of application : 18.11.1997

(51)Int.CI.

G02B 6/13

(21)Application number : 08-114502

(71)Applicant : SUMITOMO ELECTRIC IND LTD

(22)Date of filing : 09.05.1996

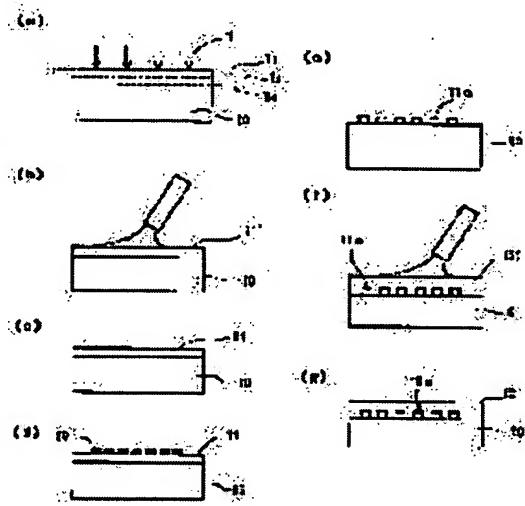
(72)Inventor : HATTORI TETSUYA  
HIROSE CHIZAI

## (54) PRODUCTION OF OPTICAL WAVEGUIDE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To decrease the number of production processes and to shorten a production time by rapidly shaving the surface of a quartz substrate formed with a core to form a clean surface and then forming a waveguide thereon without forming a buffer layer on the quartz substrate.

**SOLUTION:** The surface of a quartz substrate 10 is removed by ICP method (a). SiO<sub>2</sub> fine particles with addition of B, P, Ge are produced by flame hydrolysis reaction and are deposited on the quartz substrate 10 (b). The fine particle layer 11' of the core glass deposited is sintered to form a core layer 11 (c). Then a photosensitive resist layer 20 is formed on the core layer 11 (d). Reactive ion mask is carried out by subjecting the photosensitive resist layer 20 to an etching mask to form a columnar core member 11a on the quartz substrate 10 (e). SiO<sub>2</sub> fine particles with addition of B, P are produced by flame hydrolysis and deposited (f). The deposited fine particle layer 12' for an overclad layer is sintered to form an overclad layer 12 (g).



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-297237

(43)公開日 平成9年(1997)11月18日

(51)Int.Cl.<sup>8</sup>  
G 0 2 B 6/13

識別記号

府内整理番号

F I  
G 0 2 B 6/12

技術表示箇所  
M

審査請求 未請求 請求項の数1 O L (全 5 頁)

(21)出願番号 特願平8-114502

(22)出願日 平成8年(1996)5月9日

(71)出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(72)発明者 服部 哲也

神奈川県横浜市栄区田谷町1番地 住友電  
気工業株式会社横浜製作所内

(72)発明者 広瀬 智財

神奈川県横浜市栄区田谷町1番地 住友電  
気工業株式会社横浜製作所内

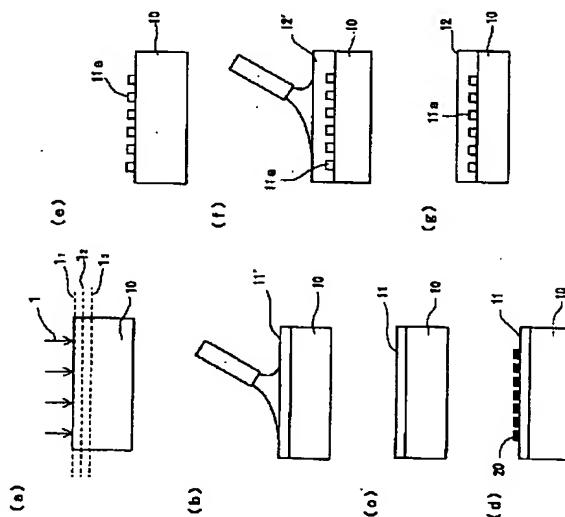
(74)代理人 弁理士 上代 哲司 (外2名)

(54)【発明の名称】 光導波路の製造方法

(57)【要約】

【課題】 従来の製造方法は工程数が多いために製造時間長くなり、その結果、コスト高となる。一方、石英基板を用いると基板の表面近傍をクラッドとしての機能を持たせることができるので、基板上のバッファ層を省くことが出来る。しかしながら、石英基板上に直接コア層を形成したのでは基板の表面近傍に存在する不純物によって導波損失が増大する問題があった。

【解決手段】 基板10上に光導波路を形成するに先立ち、C F 4ガスを用いたドライエッティングによって基板10の表面を1~50 μm除去し、かつドライエッティングのプラズマ電子密度は I C P 法によって 10<sup>10</sup>/cm<sup>3</sup>以上で行なう方法である。



## 【特許請求の範囲】

【請求項 1】 石英基板上に光導波路を製造する方法であって、  
石英基板の表面を除去する第1工程と、  
ガラスの屈折率を高める添加物を火炎バーナに供給し、  
除去された基板の表面上に、コア用の第1ガラス微粒子層を堆積させる第2工程と、  
前記第1ガラス微粒子層を焼結して透明ガラス化する第3工程と、  
透明ガラス化した前記第1ガラス微粒子層を所定のコア形状にバーニングする第4工程と、  
バーニングされた前記第1ガラス微粒子層上に、オーバーカラッド用の第2ガラス微粒子層を堆積させる第5工程と、  
堆積された前記第2ガラス微粒子層を焼結して透明ガラス化する第6工程とを備え、  
前記第1工程は、CF4ガスを用いたドライエッティングによって基板の表面を1~50μm除去し、かつドライエッティングのプラズマ電子密度はICP法によって10<sup>10</sup>/cm<sup>3</sup>以上であることを特徴とする光導波路の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、光通信システムに使用される光導波路の製造方法に関する。

## 【0002】

【従来の技術】高度情報化時代への発展にともない広範囲の光通信技術の利用が期待されており、この実現のために、光信号を処理、制御する機能を持つ光受動部品の低成本で容易に製作できる技術が望まれている。この分野に共通に使用される部品として基板の上に光スイッチ、光カプラ等を形成した光導波路がある。

【0003】これらの光導波路を製造する典型的な方法のフローを図5に示す。先ず、火炎堆積法により、石英やシリコン等の基板101上にガラス微粒子102'を堆積させ(同図(a))、次いでこれを1200°C以上の温度で加熱し、堆積したガラス微粒子層を透明ガラス化してバッファ層102を形成する(同図(b))/ガラス組成: SiO<sub>2</sub>-B<sub>2</sub>O<sub>3</sub>-P<sub>2</sub>O<sub>5</sub>。次に、火炎堆積法により、バッファ層102上にコア用のガラス微粒子層103'を堆積させ(同図(c))、この後、再び1200°C以上の温度で加熱し、このガラス微粒子層103'を透明ガラス化してコア層103を形成する(同図(d))/ガラス組成: SiO<sub>2</sub>-B<sub>2</sub>O<sub>3</sub>-P<sub>2</sub>O<sub>5</sub>-GeO<sub>2</sub>。次に、フォトリソグラフィ技術により、コア層103上にマスクパターンを形成した後、これをマスクとしてエッティングを行い、所望のパターンの光導波路103aを形成する(同図(e))。そして、この上に再び火炎堆積法でガラス微粒子層104'を堆積した後(同図(f))、透明ガラス化してオーバーカラッド層1

04を形成する(同図(g))/ガラス組成: SiO<sub>2</sub>-B<sub>2</sub>O<sub>3</sub>-P<sub>2</sub>O<sub>5</sub>。

## 【0004】

【発明が解決しようとする課題】しかし、光導波路をこのようなく多くの工程を経て形成されるのでは製造時間ならびに製造コストの点から好ましくない。一方、石英基板を用いると基板の表面近傍をクラッドとしての機能を持たせることができるので、バッファ層102の製造工程を省くことが出来る。しかしながら、石英基板上に直接コア層を形成したのでは基板の表面近傍に存在する不純物によって導波損失が増大する問題があった。そこで本発明の目的は、コアを形成する石英基板の表面を速やかに削除して清浄な面を形成し、その上に導波路を形成する低損失光導波路の製造方法を提供するものである。

## 【0005】

【課題を解決するための手段】本発明に係わる光導波路の製造方法は、石英基板上に光導波路を製造する方法であって、石英基板の表面を除去する第1工程と、ガラスの屈折率を高める添加物を火炎バーナに供給し、除去さ

れた基板の表面上に、コア用の第1ガラス微粒子層を堆積させる第2工程と、前記第1ガラス微粒子層を焼結して透明ガラス化する第3工程と、透明ガラス化した前記第1ガラス微粒子層を所定のコア形状にバーニングする第4工程と、バーニングされた前記第1ガラス微粒子層上に、オーバーカラッド用の第2ガラス微粒子層を堆積させる第5工程と、堆積された前記第2ガラス微粒子層を焼結して透明ガラス化する第6工程とを備え、前記第1工程は、CF4ガスを用いたドライエッティングによって基板の表面を1~50μm除去し、かつドライエッティングのプラズマ電子密度はICP法によって10<sup>10</sup>/cm<sup>3</sup>以上であることを特徴とする。

## 【0006】

【発明の実施の形態】以下、添付図面を参照しながら本発明の実施の形態を詳細に説明する。図1は本実施形態の光導波路の製造工程を示す図である。まず、表面が平坦に処理された厚さ1mmの石英基板10を用意し、アセトン液の中で表面を超音波洗浄した(図示せず)。

【0007】一方、本発明者は各種石英基板について、それらの表面をエッティングし、エッティングの深さとその上に形成した導波路の導波損失との関係から不純物の影響について検討した。その結果、図2に示すように1~50μm、好ましくは10~50μmエッティングすると導波損失は実用上影響を及ぼさないことが分かった。

【0008】次いで、この基板10の表面をICP(Inductive Coupling Plasma)法によって除去した(図1(a))。ICP法は図3に示すように、外周にコイル4が設けられた真空チャンバー6内に石英基板10が配置され、チャンバー6内にCF4ガスを吹き込んで石英基板10の表面をエッティングした。エッティング用ガス2の流量は200(sccm)、

圧力は1.0(Pa)、コイル4の印加電力は2kW以下で行なった。その結果、 $1010/\text{cm}^3$ のプラズマ電子密度を安定に発生することが出来た。この条件によって基板10の表面を $50\mu\text{m}$ エッチングするために要した時間は50分であった。一方、従来の反応性イオンエッチング(RIE)法で発生させることの出来た最大のプラズマ電子密度は $109/\text{cm}^3$ であった。エッチング速度は図4に示すように、プラズマ電子密度に依存し、特に $1010/\text{cm}^3$ 近傍で大きく変化することが分かった。

【0009】次に、表面を平坦にエッチングした基板10を用いて光導波路を形成した。酸水素火炎中に、原料ガスとしてSiC14、BC13、GeC14を導入し、火炎加水分解反応によりB、P、Geが添加されたSiO<sub>2</sub>微粒子を発生させて石英基板10上に堆積した(図1(b))。堆積したコアガラスの微粒子層11'を $500^\circ\text{C}$ で4時間焼結して厚さ $8\mu\text{m}$ のコア層11を形成した(図1(c))。

【0010】次に、コア層11'上に厚さ $1\mu\text{m}$ の感光性レジスト層20を形成する(図1(d))。レジスト層20は帯状をなし、その幅はコアの寸法と等しく選択した。

【0011】次いで、レジスト層20をエッチングマスクとして反応性イオンエッチングを行い、コア層11'の露出部分を基板10の上面が露出するまで除去した。これにより、石英基板10上に柱状のコア部材11aが形成された(図1(e))。

【0012】次に、酸水素火炎中に、原料ガスとしてSiC14、BC13、POC13を導入し、火炎加水分解反応によりB、Pが添加されたSiO<sub>2</sub>微粒子を発生させて堆積した(図1(f))。堆積したオーバクラッド層の微粒子層12'を $1200^\circ\text{C}$ で4時間焼結して厚さ $30\mu\text{m}$ のオーバクラッド層12を得た(図1(g))。導波路の構造は、コア断面形状が $8\mu\text{m} \times 8\mu\text{m}$ 、比屈折率差が0.3%となるように合成した。石英基板10とオーバクラッド層12は一体となって一つのクラッド層を構成しており、導波路はこのクラッド層内に埋め込まれた状態で固定される。以上の工程を経て作製した直線光導波路の導波損失は、 $0.06 \pm 0.03\text{dB/cm}$ であった。

【0013】(比較例1)石英基板10の表面を除去せずに直接図1に示した工程に従ってコア層11、オーバクラッド層12を形成した。作製された直線光導波

路の導波損失は、 $0.6 \pm 0.1\text{dB/cm}$ であり、低損失の光導波路は得られなかった。

【0014】(比較例2)また、ICP法の替わりにコンデンサを用いた従来のRIE法によって石英基板10の表面を除去したが、プラズマ電子密度は $109/\text{cm}^3$ 以上増加することが出来ず、 $50\mu\text{m}$ エッチングするために10時間を費やし、低コストで生産する目的に合致しなかった。

【0015】

10 【発明の効果】本発明は、以上説明したような形態で実施され、以下に記載されるような効果を奏する。

【0016】石英基板上にバッファ層を設けないので製造工程が少なく、製造時間が短縮される。

【0017】高密度プラズマを発生させてドライエッチングすると、エッチング速度が著しく増大し、製造時間が短縮される。

【図面の簡単な説明】

【図1】本実施形態に係る光導波路の製造工程を示す図である。

20 【図2】エッチングの深さと導波損失の関係を示す図である。

【図3】ICP法によるエッチングの構成を示す図である。

【図4】エッチング速度とプラズマ電子密度の関係を示す図である。

【図5】従来の光導波路の製造工程を示す図である。

【符号の説明】

1 : ドライエッチングの方向

11, 12, 13 : エッチングの面

30 2 : ドライエッチング用ガス

3 : 排気ガス

4 : コイル

5 : 加速度電源

6 : 真空チャンバー

10 : 基板

11 : コア層

11' : コア部のガラス微粒子層

12 : オーバクラッド層

12' : オーバクラッド部のガラス微粒子層

40 13 : バッファ層

13' : バッファ部のガラス微粒子層

20 : 感光性レジスト層